

B-19

 $\text{Cu}_{2-x}\text{Se}-\text{CdSe}$ 光起電力素子

〇大竹 勉* 女川博義* 宮下和雄* 和田正信** (富山大工学部* 東北大学工学部**)

まえがき 前回の報告と同様に、真空蒸着法により $\text{Cu}_{2-x}\text{Se}-\text{CdSe}$ 光起電力素子を作製した。今回は、光起電力の大きな素子を得るためになされる Cu_{2-x}Se 蒸着後の熱処理と特性の変化の関係を調べ、熱処理による接合の変化について考察したので報告する。

実験結果 光起電力の大きな素子を作るためには、 CdSe 基板を加熱しながら Cu_{2-x}Se を蒸着する(図1)、あるいは、 Cu_{2-x}Se 蒸着後に熱処理を施さなければならない(図2)ことがわかった。図1と図2から、 CdSe の抵抗率が大きい方が、 Cu_{2-x}Se 蒸着中に CdSe 基板を加熱する方法においては、加熱温度が低くてもよく、 Cu_{2-x}Se 蒸着後に熱処理する方法においては短時間でよいことがわかった。図3は Cu_{2-x}Se 蒸着後に熱処理する方法によって作製した素子の、熱処理による分光特性(短絡電流)の変化である。 CdSe の限界波長(730nm)付近で感度が急激に減少した。また、未処理の素子では長波長側(700nm付近)の感度が少なく、充分に熱処理したあとでは、短波長側(500nm付近)の感度が減少することがわかった。

図4は熱処理時間と電流-電圧特性の関係である。未処理のときはオーム性に近いものが、熱処理によって整流性が現われることがわかった。得られた素子の変換効率は約3% (光源: タングステンランプ)であった。

さらに、光起電力に対する境界面の影響を調べるために、別の方法で接合を作製し比較した。すなわち、 CdSe 膜を Cu^{2+} 溶液に浸して CdSe 表面に Cu_{2-x}Se 層を作り、その素子の特性を調べた。熱処理の効果については図2と同じ傾向が得られ、電流-電圧特性、開放電圧、短絡電流、変換効率も Cu_{2-x}Se の蒸着によって作製した素子と大きな差はなかった。

考察 図3で CdSe の限界波長で分光感度が急激に減少することから、主として CdSe 中で吸収される光が光起電力に寄与していると思われる。また障壁電界領域で発生したキャリアだけが光起電力に寄与すると考えると、図2と図3は次のように説明される。未処理の状態では CdSe 中の障壁電界領域は光の吸収領域よりも狭く、長波長(700nm付近)の光は障壁電界領域を通過するので長波長の感度が少なく光起電力は少ない。熱処理を施すと、広い障壁電界領域が広くなって長波長の感度が増加する。障壁電界領域が光の吸収領域を越え、光はすべて障壁電界領域で吸収されるが、表面近くで発生したキャリアは再結合等によって失われ、短波長(500nm付近)の感度が減少する。

このことから、 Cu_{2-x}Se 蒸着後、熱処理によって CdSe 中に高抵抗層ができ、それが障壁電界を形成していると思われる。また、化学的に作製した素子の特性との比較から、光起電力は境界面の状態にはあまり依存せず、むしろ CdSe 中にできた障壁電界領域に起因していると思われる。

化学的に作製した素子の実験に関しては本学卒業生の
大浦利雄氏の援助を得た。ここに謝意を表す。

文献 1) 大竹、女川、宮下、和田

44年電気四学北陸連合予稿 44

図4. 電流電圧特性

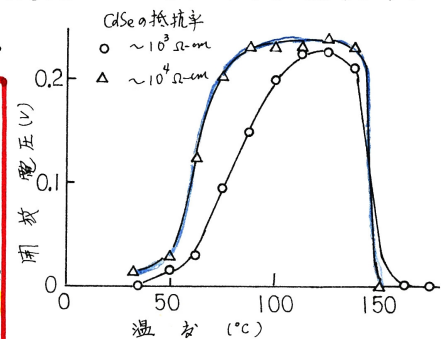
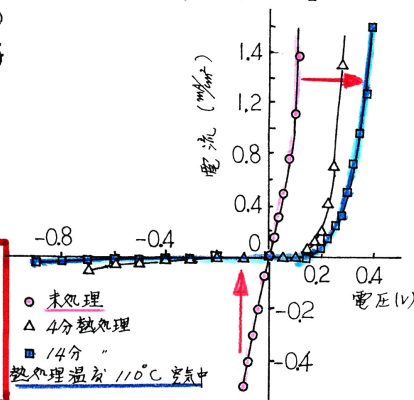


図1. Cu_{2-x}Se 蒸着時の基板温度と開放電圧

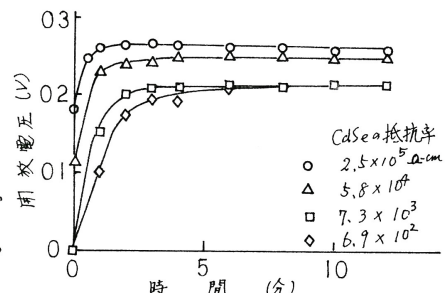


図2. 熱処理時間と開放電圧 (温度 110°C)

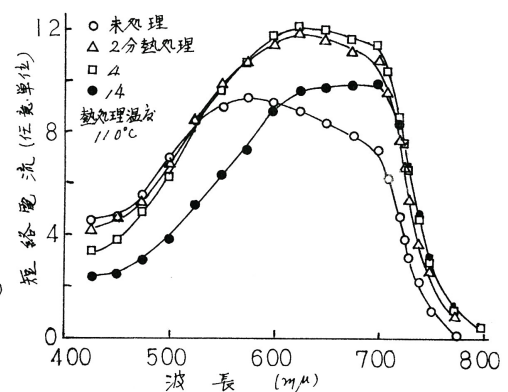


図3. 分光特性(短絡電流) (CdSe の抵抗率 $5.8 \times 10^4 \Omega\text{-cm}$)

When I was a 4th grader of Toyama University, I tentatively made a $\text{Cu}_{2-x}\text{Se}-\text{CdSe}$ photovoltaic cell (solar cell) on a glass plate under suggestion of lecturer Tsutomu Otake and professor Kazuo Miyashita. One of working samples achieved energy conversion efficiency of 3%*.

The procedure** I newly examined was;

- (1) Fabricate under heat treatment
- (2) Dry after dipping observing replacement reactions***
- (3) Rinse by pure water

* The 3% efficiency was measured according to the calculation between the output power density of 3 mW/cm² and the solar energy density of 100 mW/cm² at Toyama University Takaoka campus clear sunny day in March, 1970.

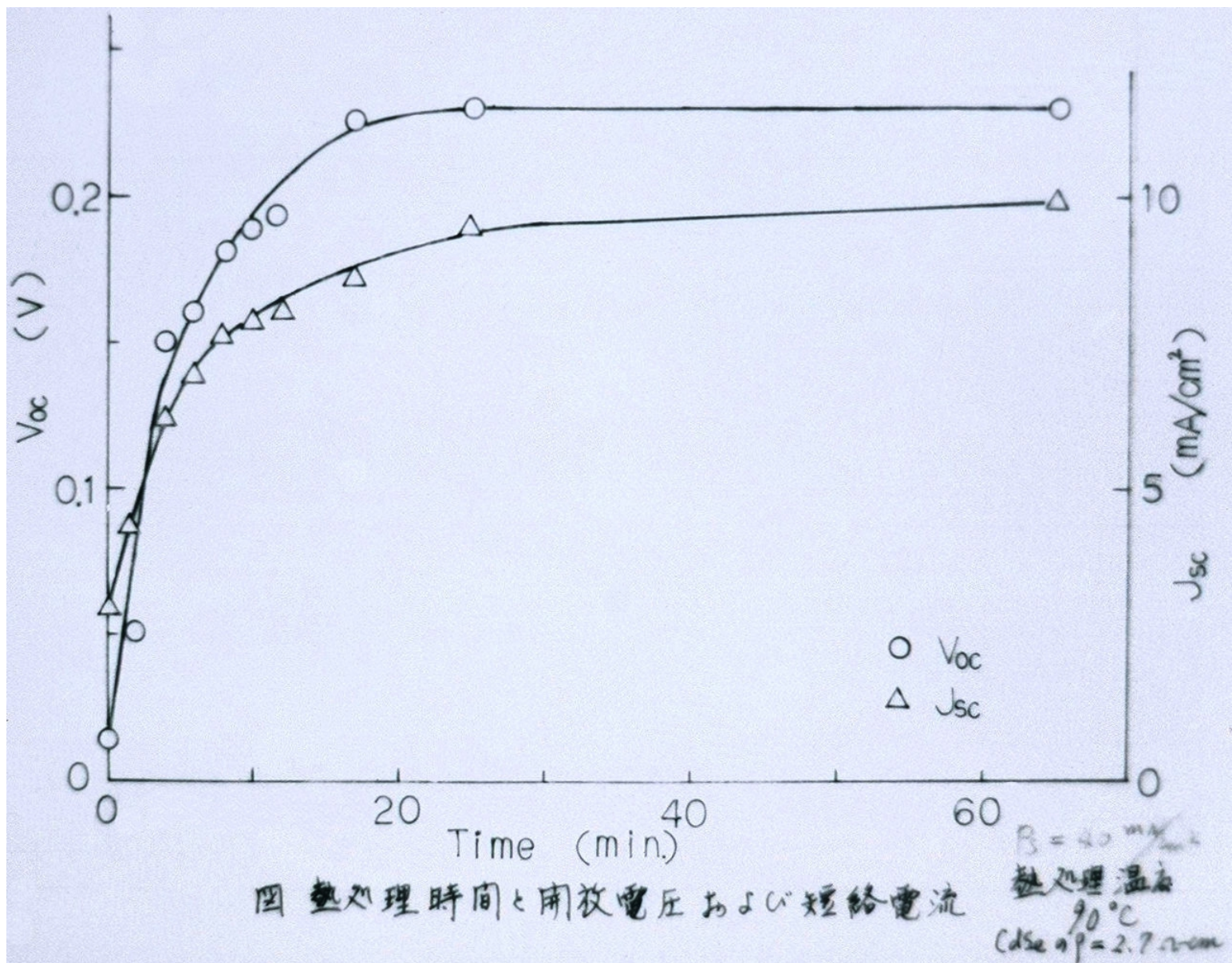
** I was awfully surprised when the samples after rinse and dry exhibited a rectification characteristic and output electric power as the solar cells in December, 1969.

Heating the samples near coal stove seemed to be one of heat treatments essential for making the $\text{Cu}_{2-x}\text{Se}-\text{CdSe}$ solar cells because the treatment made hetero p-n junctions to generate the electric powers by lights.

Placing the rinsed samples of the cells near heat generating coal stove was derived from my serendipity.

*** A n-type semiconductor CdSe (Cadmium Selenium) thin film layer vapor-deposited on a chromium thin film layer vapor-deposited on the glass plate is dipped into hydrochloric acid including Cu^+ (Copper) ions in order to spawn replacement reactions of Cd atoms in a surface of the CdSe thin film layer to make a p-type semiconductor Cu_{2-x}Se thin layer on the CdSe thin film layer.

Five pages slides attached reflect the experiment results performed for my graduation research titled “ $\text{Cu}_{2-x}\text{Se}-\text{CdSe}$ Solar cells based on replacement method”. It was referred by the paper listed at the first page.



$\text{Cu}_{2-x}\text{Se-CdSe}$ solar cell functional improvement applied by heat treatment (60 minutes at 90°C) compared to no heat-treatment (no dip time) are the followings.

- Power generation effectiveness improved 57.8 times.
- Output power based on the V_{oc} (Open circuit voltage) exhibited 17 times more.
- Short circuit current density J_{sc} exhibited 3.4 times more.

See slides attached.

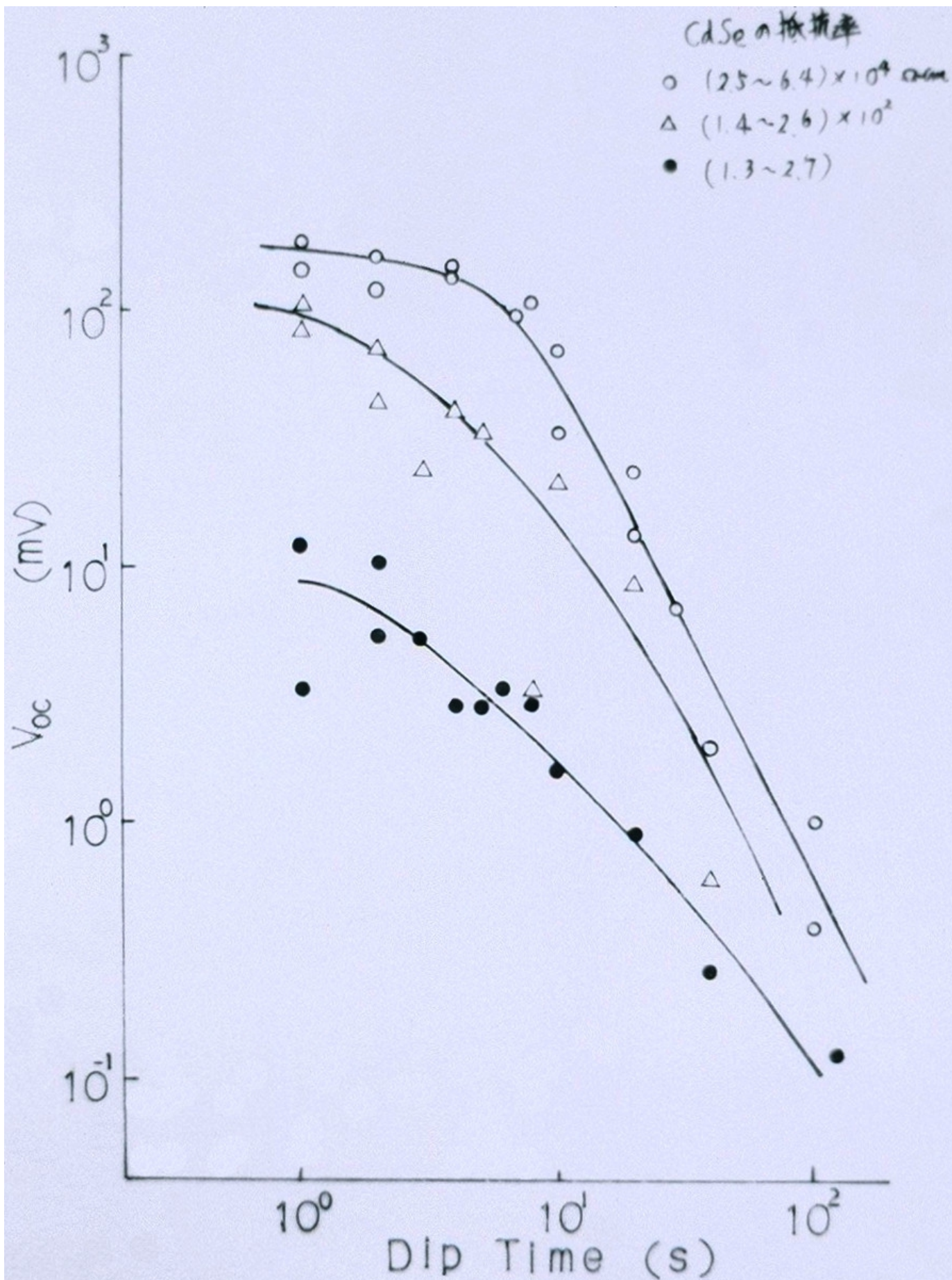
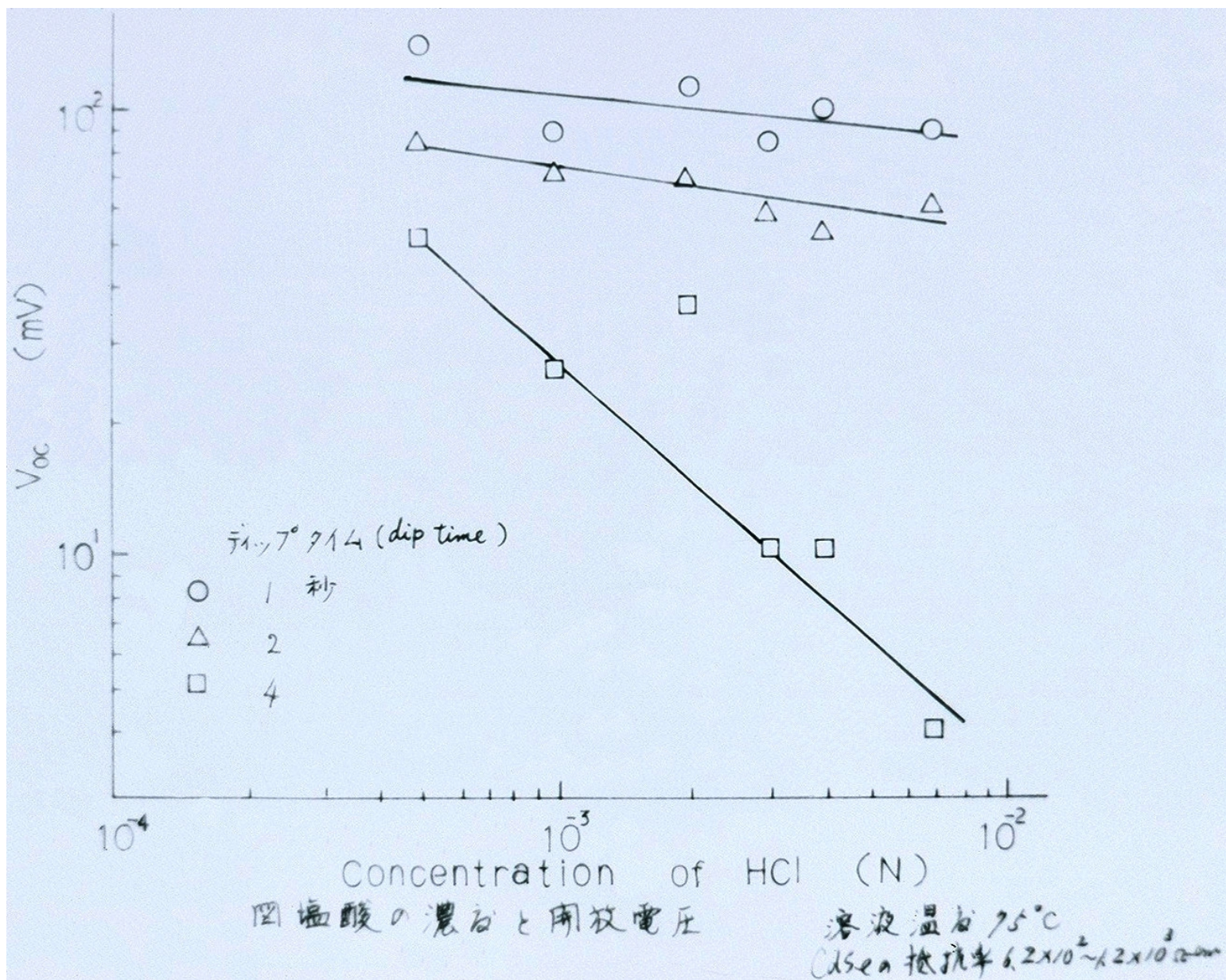


図 7-7-14 (dip time) と 開放電圧 $P_S = 40 \text{ mW/cm}^2$
 溶液温度 75°C , HCl 濃度 $1 \times 10^3 \text{ [N]}$



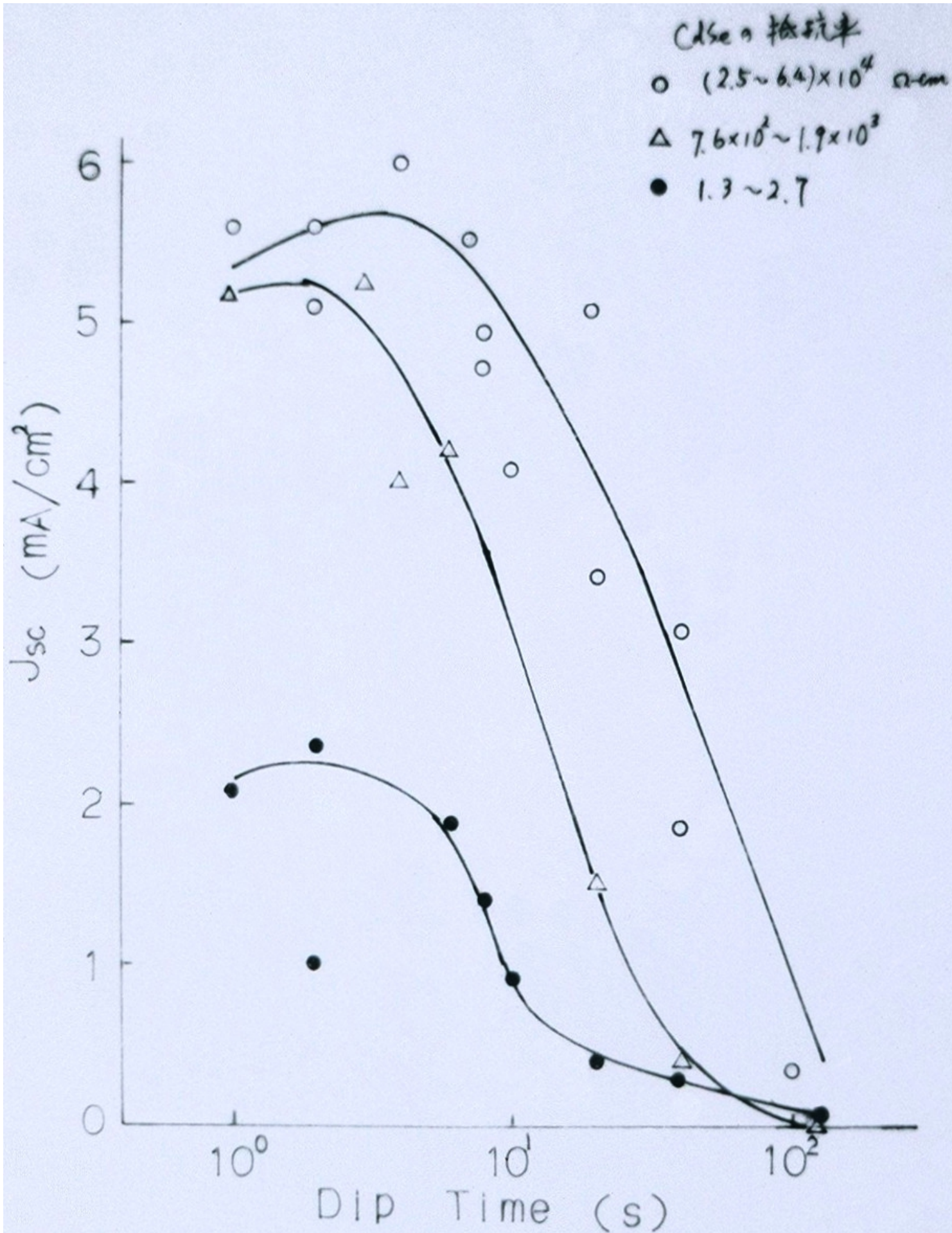
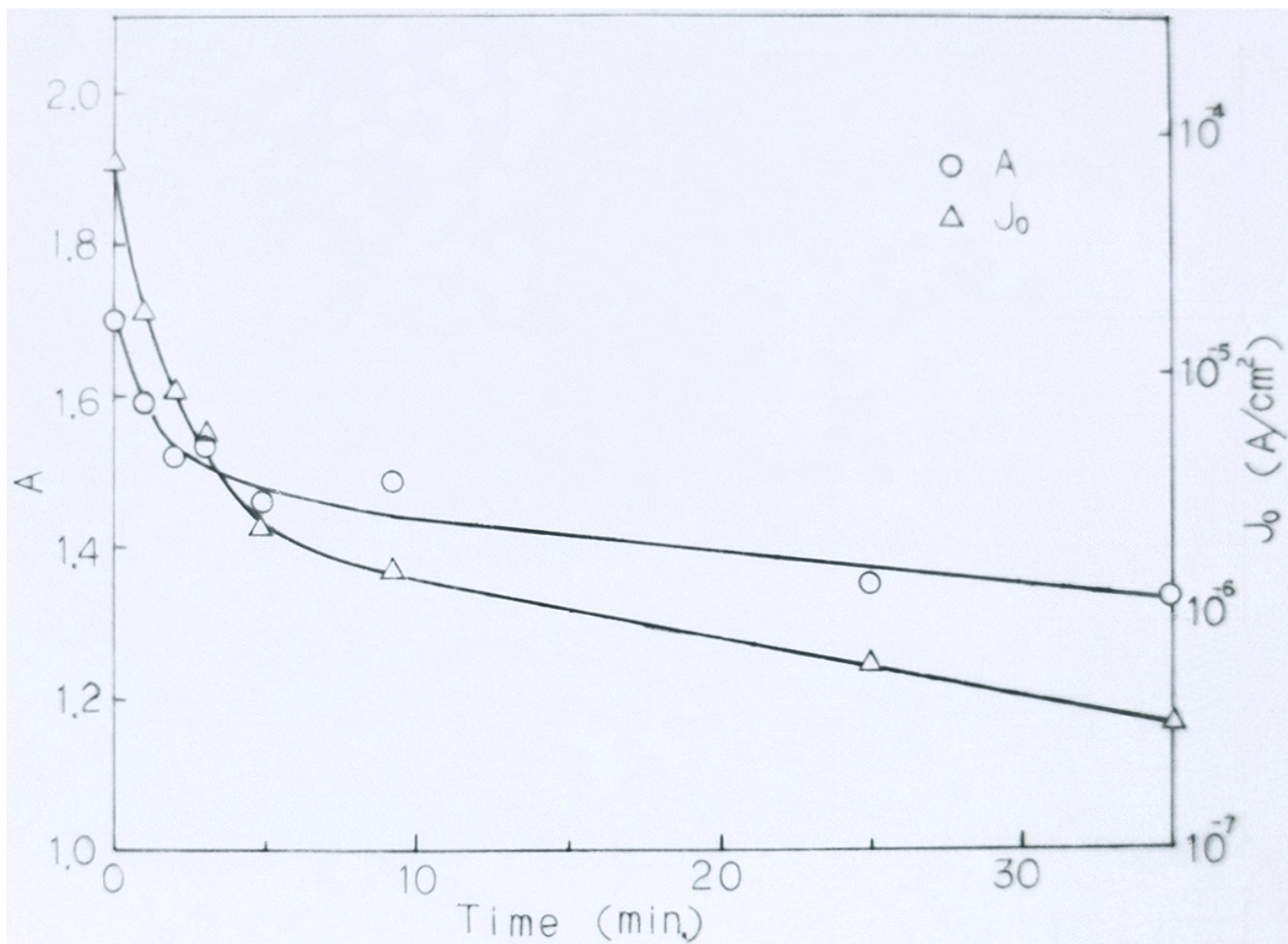


図 ディップタイムと短絡電流 $P_s = 40 \text{ mW/cm}^2$



2/図熱処理時間と電流電圧特性から求めたA, J₀
 熱処理温度 90°C
 (dSeの抵抗率 $2.6 \times 10^{-4} \Omega\text{-cm}$)

When I was a 4th grader, I joined Miyashita laboratory led by professor Kazuo Miyashita, who was one of coauthors of the paper, in order to study semiconductor further more because I was interested in the semiconductor technologies lectured by him when I was a 3rd grader. It definitely triggered me joining NEC. Fortunately, I was able to study MOS Field Effect cells in the Miyashita laboratory and was able to make $\text{Cu}_{2-x}\text{Se-CdSe}$ Photovoltaic cells (Solar cells) for my graduation research. Based upon the actual results done at university, I requested top executives of semiconductor and IC sales division concerning job transfer from sales to engineering full-heartedly when interview done in April, 1970. As a result, I started assisting engineers who were designing MOS LSIs for calculators in consumer product design group of circuit design department, IC division. Then, I moved to the same design group in June, 1971 and awfully pleased to start designing MOS LSIs myself. More fortunately I met with Mr. Tetsuji Oguchi and work with him therein.

I took charge of the design of various E/D MOS LSIs for calculators sold substantial amount.

(1) μPD277C (First appearance of P-channel metal gate E/D MOS LSI in NEC)

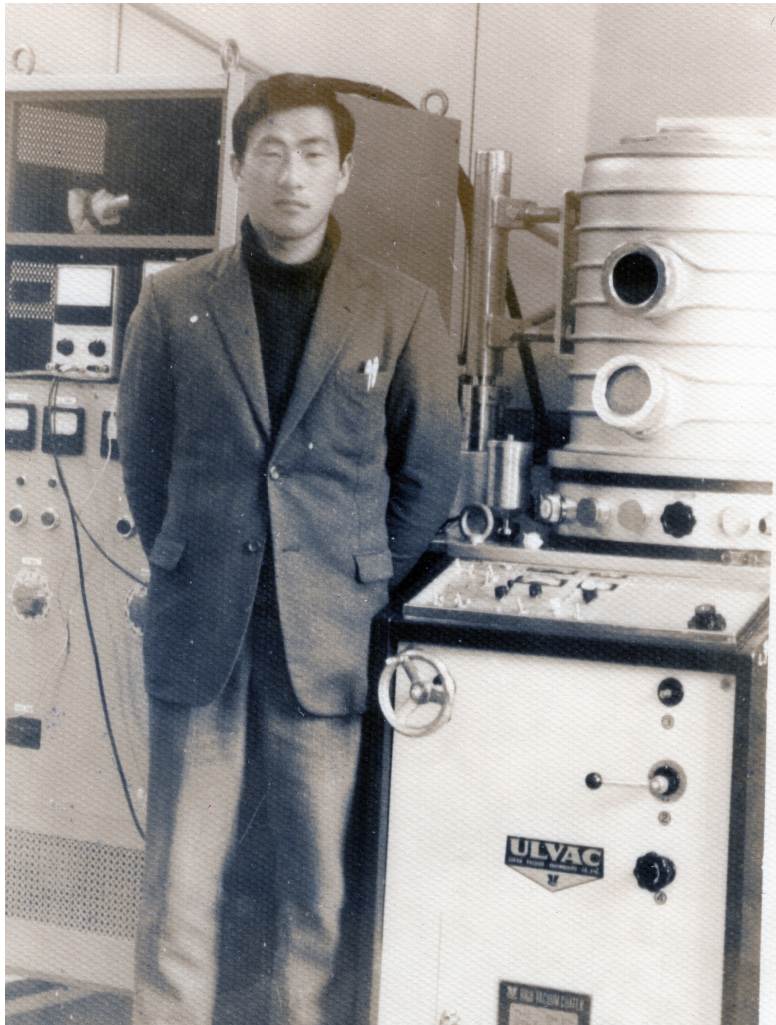
3 million pieces of $\mu\text{PD277Cs}$ were shipped to Sharp.

$\mu\text{PD276C/278C}$, derivatives of μPD277C , were shipped to Canon, Omron, Citizen, Calcomp and so on.

(2) $\mu\text{PD977C/577C}$ (Second generation of E/D MOS LSI in NEC)

5 million pieces of $\mu\text{PD977Cs}$ and 577Cs were shipped to Casio.

- Achieved lowest power dissipation of maximum 19.9mW and the smallest die size of 3.615mm square in NEC P-channel metal gate MOS LSIs for calculators of the day.



Toshio Oura at university lab

富大工学証第

5

専門科目学業成績証明書

電気工学科

氏名大浦利雄

昭和45年3月卒業

右
証
明
す
る

昭和45年3月30日

合格した科目の成績を分けて優良可とす。

富山大学工学部長

一般教育科目				61	単位履修合格			
授業科目	単位	評価	授業科目	単位	評価	授業科目	単位	評価
数学	4	優	電気工学実験第二	4	優			
電気磁気第一	3	優	電気工学実験第三	2	優			
電気磁気第二	4	優	電気機器					
電気磁気演習	1	優	電気磁気					
電気回路第一	2	優	自動制御					
電気回路第二	4	優	電気音響学					
電気回路演習	3	優	通信機械設計概論	1	優			
電気磁気調整	2	優	超高周波電子管	1	優			
電気機器第一	4	優	電気計測	1	優			
電気機器第二	4	優	電気通信特別実験	1	優			
電気機器第三	4	良	電波法規	1	優			
電気工学設計製図第一	2	良	電子計算機					
電気工学設計製図第二	4	良	電子物性					
発電及変電	4	良						
送電及配電	4	良	卒業論文	6	優			
電力応用	4	優						
電気材料	2	優						
高電圧工学	2	良						
法規及管理	2	良						
有線通信	3	優	工業化学概論					
伝送工学	3	良	金属工学概論					
無線通信第一	4	優	機械工学概論					
無線通信第二	2	優	工業力学	3				
応用電子工学	4	優	水力学	2				
超高周波工学	2	優	機構学	3				
電子管工学	2	優	応用数学	2	優			
電子計測工学	2	優	応用物理学	2	良			
半導体工学	2	優	工業英語	2	優			
工業計測	2	優						
自動制御	2	優						
電気工学実験第一	4	優	計					

Graduation grades